Московский государственный технический университет

имени Н. Э. Баумана

Кафедра электротехники и промышленной электроники

Домашнее задание № 1

по курсу «Цифровая электроника»

на тему «Синтез логического устройства»

Вариант №9

|  |  |
| --- | --- |
|  | Выполнил:  группа  Проверил: Князькова Т.О.  Дата сдачи работы на проверку \_\_\_\_\_\_\_\_\_\_  Оценка\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ |

Москва 2016 г.

**Домашнее задание 1**

**Синтез логического устройства**

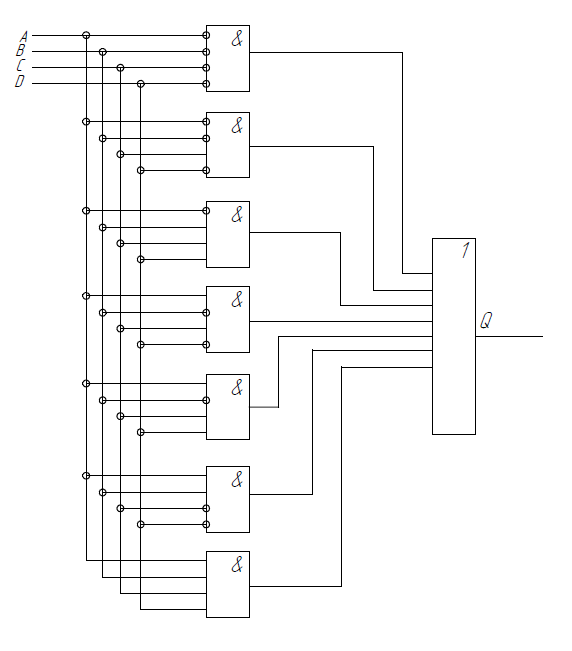
1. Перевести выходную величину в двоичный код для своего варианта (см. таблицу).
2. Нарисовать таблицу истинности с четырьмя входами и одним выходом. Провести принципиальный синтез логической схемы с четырьмя входами (0 - 3) и одним выходом, реализующую таблицу истинности по пункту 1, с использованием логических микросхем (элементов).
3. Составить структурную формулу (Булево выражение). Минимизировать выражение с использованием карты Карно. Проверить результат в среде Multisim с помощью Logic Converter.

Результаты распечатать.

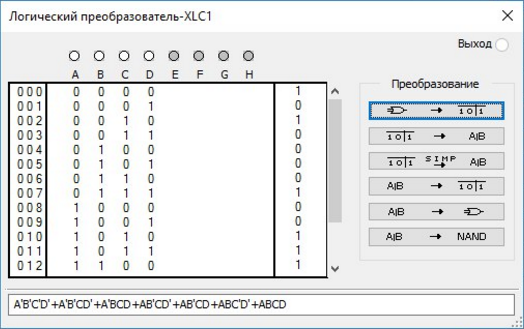
1. Сравнить результаты 2 и 3 пунктов. Записать выводы.
2. Провести принципиальный синтез логической схемы с четырьмя входами (0 - 3) и одним выходом, реализующую таблицу истинности, с использованием дешифратора и необходимых логических элементов.
3. Провести принципиальный синтез логического устройства, реализующую структурную формулу с использованием мультиплексора.
4. Перевести выходную величину в двоичный код.
5. Нарисовать таблицу истинности с четырьмя входами и одним выходом. Провести принципиальный синтез логической схемы с четырьмя входами (0 - 3) и одним выходом, реализующую таблицу истинности по пункту 1, с использованием логических микросхем (элементов).

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| A | B | C | D | Q |
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

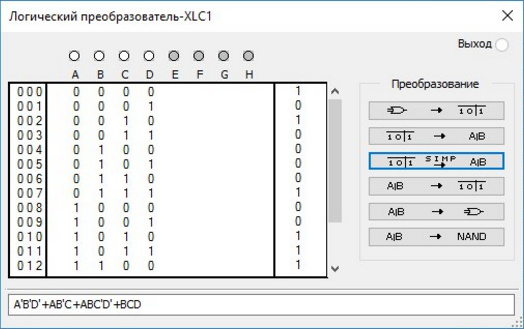
Строк где Q=”1” меньше, чем где Q=”0” поэтому синтезируем по строкам с Q=”1”



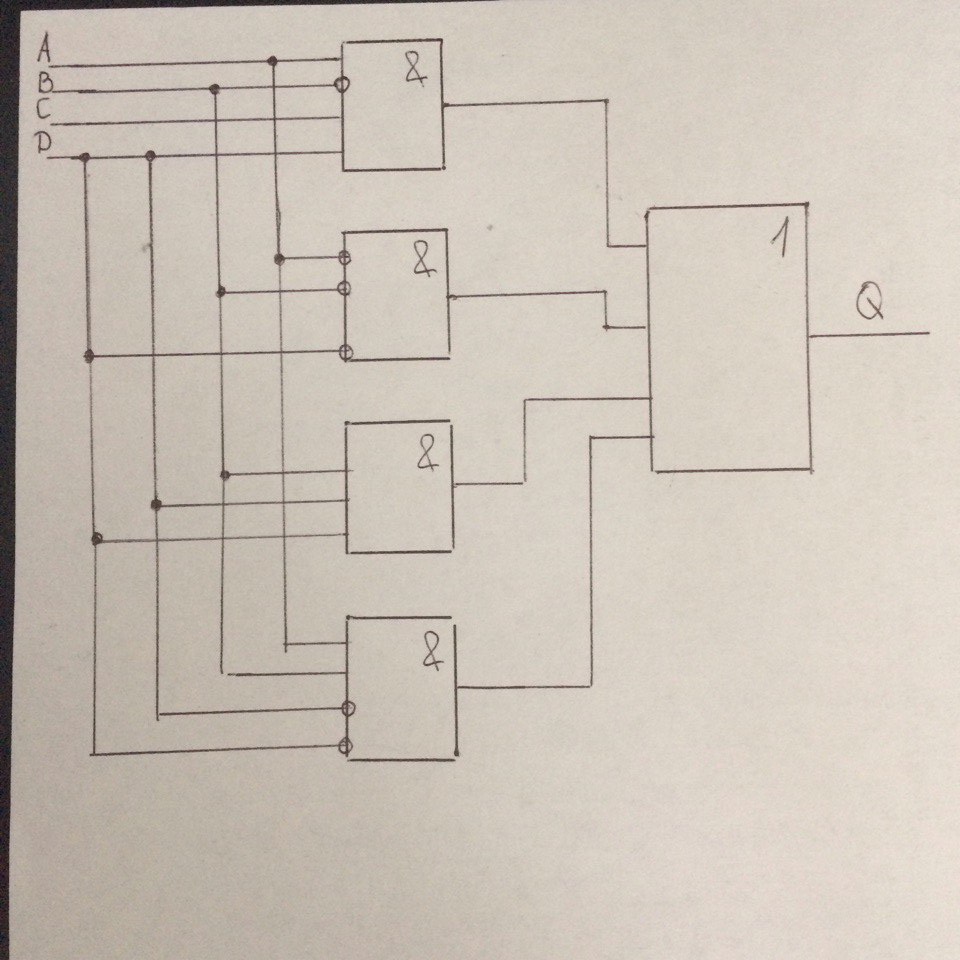
1. Составить структурную формулу (Булево выражение). Минимизировать выражение с использованием карты Карно. Проверить результат в среде Multisim с помощью Logic Converter



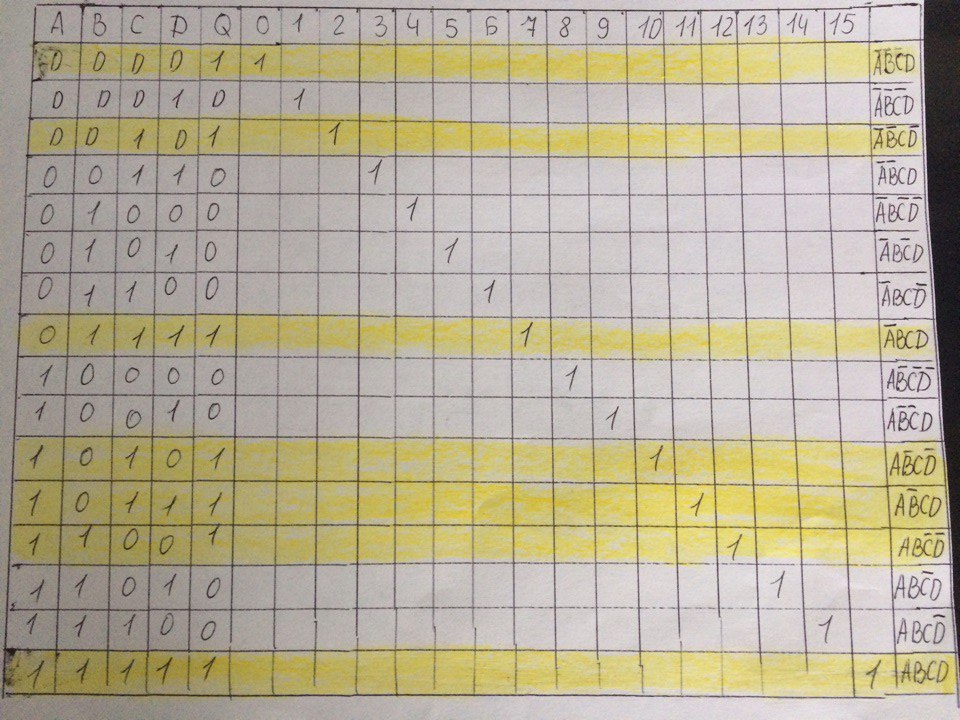
|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |
|  | 1 |  |  | 1 |
|  |  |  | 1 |  |
|  | 1 |  | 1 |  |
|  |  |  | 1 | 1 |

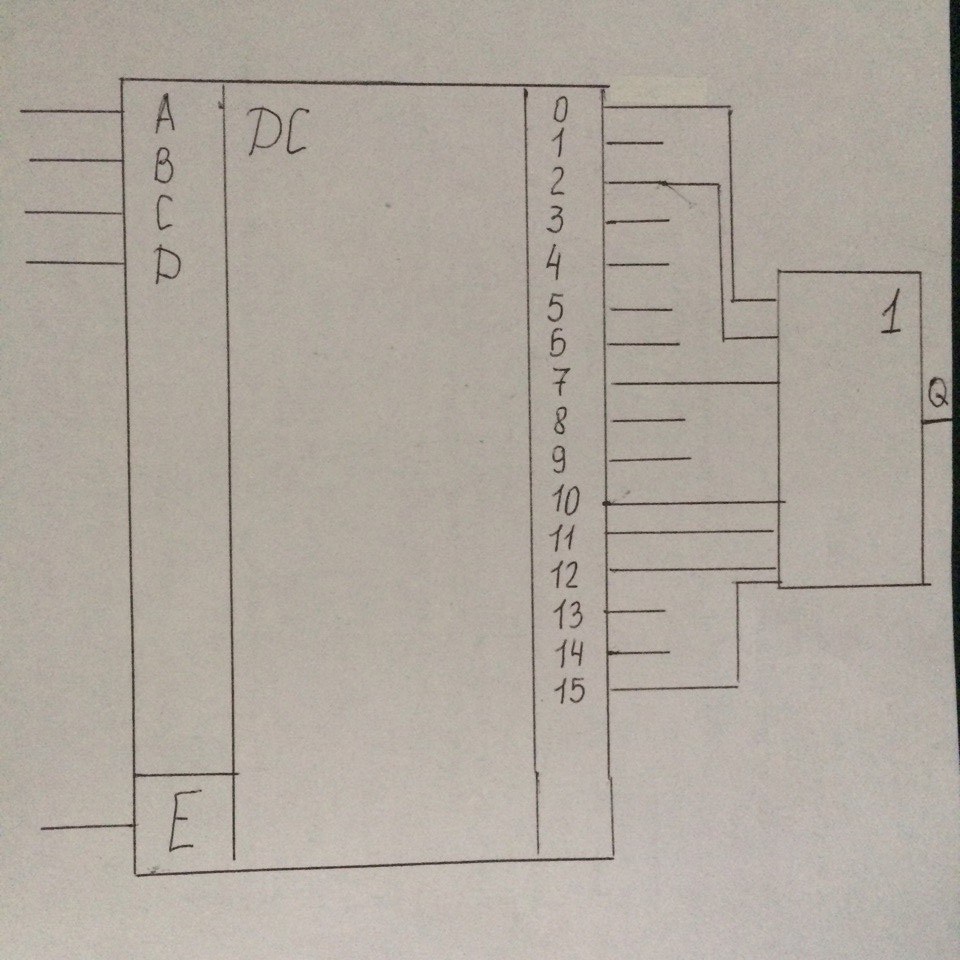


1. Сравнить результаты 2 и 3 пунктов. Записать выводы.



1. Провести принципиальный синтез логической схемы с четырьмя входами (0 - 3) и одним выходом, реализующую таблицу истинности, с использованием дешифратора и необходимых логических элементов.





1. Провести принципиальный синтез логического устройства, реализующую структурную формулу с использованием мультиплексора.

